

Proposition de Post Doc

Asygn, Grenoble

CPE Lyon (Equipe de recherche de l'Institute des Nanotechnologies de Lyon)

Conception de bloc analogique pour objets connectés

Contexte

La conception des circuits analogiques et mixtes est un enjeu majeur et continu des circuits intégrés depuis l'émergence de la microélectronique. Bien que la part de ces circuits tend à diminuer (en % dans les systèmes plus complexes), la difficulté à obtenir des composants analogique/mixtes robuste et fonctionnels dès le 1er silicium reste considérable avec la réduction des nœuds technologiques et constitue toujours un goulot d'étranglement.

Par ailleurs, l'avènement des objets connectés, l'émergence des véhicules électriques autonomes, ou encore de la 5G, nécessitera des circuits toujours plus performants en matière de fiabilité (automobile, aéronautique) et de consommation énergétique (Objets connecté).

Objectif de conception

Pour répondre à cet objectif, le projet dans lequel vous serez intégré se concentrera sur la conception des blocs analogiques fondamentaux de gestion d'alimentation (Band Gap, Redresseur, Régulateur) et de gestion d'horloge (Oscillateurs), dans les technologies avancées (entre 180 nm et 16 nm).

L'enjeu du projet est de concevoir une librairie de blocs robuste sous une contrainte d'ultra basse consommation ($\ll \mu\text{A}$). Ces blocs seront destinés à être intégré dans des puces capteurs et des puces de traitement de données par Réseaux de Neurones (permettant d'implanter des fonctions d'Intelligence Artificielle) autonomes en énergies (fonctionnant par récupération d'énergie).

Cette librairie sera spécifiée, conçue, fabriquée, testée et intégrée dans des circuits plus complexes.

Le post doc sera recruté par CPE en contrat CDD de 2 ans, et sera amené à travailler sur les 2 sites (Lyon et Grenoble) selon les besoins du projet.

Description

- Etat de l'art des fonctions de gestion d'alimentation
- Conception de circuit sur nœud avancé
- Test et mesure sur silicium

Profile

Titulaire d'un doctorat en microélectronique, vous avez acquis une expérience significative en conception de circuit intégré analogique ou mixte, avec:

1. Une très bonne connaissance des flots et outils.
2. Une aisance à communiquer en français et en anglais.

Candidater

Envoyer CV et letter de motivation à:

Lioua Labrak (lioua.labrak@cpe.fr)

Mickaël Bély (mickael.bely@asygn.com)